

2.0基站产品化测试 - 错误 #1160

DMA 保护机制

2023-06-14 10:46 - 高峰

状态:	挂起	开始日期:	2023-06-14
优先级:	高	计划完成日期:	
指派给:	吕 国荣	% 完成:	0%
类别:		预期时间:	0.00 小时
目标版本:		耗时:	0.00 小时
问题归属:	PHY	FPGA板卡类型:	115P+PRU
发现问题版本:	Rel_2.1.13P	CPU类型:	Xeon-gold5218(宝德)
目标解决问题版本:	Rel_2.1.14P		
描述			
FPGA与X86 PCIe DMA接口存在延迟或丢包的情况； 需要增加保护机制，确保出现DMA异常时，基站不挂死可正常继续工作			
相关的问题:			
关联到 2.0基站产品化测试 - 错误 #1139: 2.1.13p_pre1版本，稳定性长跑时出现phy挂死，初...			进行中 2023-06-06

历史记录

#1 - 2023-06-27 14:13 - 吕国荣

- 状态从 新建 变更为 进行中

#2 - 2023-07-04 16:22 - 吕国荣

- 关联到 错误 #1139: 2.1.13p_pre1版本，稳定性长跑时出现phy挂死，初步定位原因是：前传数据头里面的slot 来早了，和tti的slot相等，正常应该比tti的slot小1 已添加

#3 - 2024-10-15 12:17 - 吕国荣

保护机制已经增加；
1 更新ebbupool版本， slot不连续不会挂死；

2 如果偶尔出现tti和上行数据异常，不会挂死；但是累计超过40次就会主动拉死；

3 描述符发送和done信号检测都增加了cache刷新的操作，防止刷新不及时，导致内存中的值和cache中的值不一致；

目前实际测试中，把修改1关闭了。原因是 修改1 phy不挂死了，但是会导致上层异常；另外修改2 效果也不明显，测试中一般出现一次slot和tti对不上的情况后，后面的数据都会出异常；

#4 - 2024-10-18 10:51 - 吕国荣

- 状态从 进行中 变更为 挂起