

解决方案集成测试 - 需求CR #1220

14P pre2, 5.1G 正式合入版本

2023-07-17 14:56 - 王 专

状态:	进行中	开始日期:	2023-07-17
优先级:	高	计划完成日期:	2023-08-17
指派给:		% 完成:	0%
类别:		预期时间:	0.00 小时
目标版本:		耗时:	0.00 小时
问题归属:	PHY, PRU, TEC, 系统	CPU类型:	Xeon-gold5218(宝德)
目标解决问题版本:	Rel_2.1.14P		
描述			
频段范围：5091-5150MHz，通过打桩RB限制数据调度。 中心频点：5140500 TEC本振=1560； PRU_LO（MHz）=1597.44； PRU_AD9371_FREQ（MHz）=3543.06；			

历史记录

#1 - 2023-07-18 10:25 - 吕国荣

- 状态从 新建 变更为 进行中

2.1.14P_Pre2中合入该功能；

PHY代码目前确认支持5.1G；