

NR - 错误 #146

功能 # 84 (挂起): 上行同步功能开发

同源后64QAM在不同MCS的下的测试问题

2020-06-16 20:00 - guo hanlin

状态:	已解决	开始日期:	2020-06-16
优先级:	高	计划完成日期:	2020-06-19
指派给:	guo hanlin	% 完成:	100%
类别:		预期时间:	0.00 小时
目标版本:		耗时:	0.00 小时
问题归属:			
描述			
由于FPGA降频，当前qam64在高码率的情况下会译码超时导致挂死，因此可以不挂死的MCS设置为最大MCS=25。			

历史记录

#1 - 2020-06-17 17:19 - guo hanlin

- % 完成 从 0 变更为 60

同源后64QAM在MCS=24/25时偶尔CRC全错，初步猜测为同步时偏存在残留误差（32样点），导致符号间干扰，数据信道取数据时按照错误的同步位置，取到了后一个符号的部分CP

#2 - 2020-06-17 17:29 - guo hanlin

将期待的PSS信号位置向后调整一个样点（275/147——>276/148）后，不再出现无法通过调整衰减解决的CRC全错问题，但依然存在：在相同的衰减参数情况下，每次运行的CRC错误率上下浮动变化，而且变化幅度非常大

#3 - 2020-09-09 15:24 - guo hanlin

- 状态 从 新建 变更为 已解决

样点残留由同步时偏调整模块使用CE的TA估计值进行调整

#4 - 2021-02-25 16:16 - guo hanlin

- % 完成 从 60 变更为 100