

2.0基站产品化测试 - 功能 #1691

为了支持500UE,需要控制CU/DU总缓存

2024-04-10 14:36 - 匿名用户

状态:	已解决	开始日期:	2024-04-10
优先级:	普通	计划完成日期:	
指派给:	周磊	% 完成:	0%
类别:		预期时间:	0.00 小时
目标版本:		耗时:	0.00 小时
问题归属:	CU, DU	FPGA板卡类型:	
发现问题版本:	Rel_2.1.14P	CPU类型:	
目标解决问题版本:	Rel_2.1.14P		

描述

历史记录

#1 - 2024-05-16 10:23 - 匿名用户

- 主题从 为了支持500UE,需要控制CU总缓存 变更为 为了支持500UE,需要控制CU/DU总缓存
- 状态从 新建 变更为 进行中

#2 - 2024-06-12 16:06 - 匿名用户

- 状态从 进行中 变更为 转测试
- 指派给从 匿名用户 变更为 周磊
- 问题归属 DU 已添加

1,单子1694,1695,1755可以保证 500UE 每UE 4DRB(QFI分别是1,2,5,9)上下行同时打流CU内存上限是6.1GB
2,单子1691可以保证 500UE 每UE 4DRB(QFI分别是1,2,5,9)上下行同时打流DU数据面内存大约1.6GB
为了控制DU数据面的缓存,本单子减少了nrrpDIMsgQ,rlcDIMsgQ,sduQ这三个缓存的最大包数,还修改了与最大UE个数相关的一些宏

#3 - 2024-08-13 15:54 - 周磊

- 状态从 转测试 变更为 已解决

更换duAlpha240805t114025_1691以及流控配置,优化128ue缓存

```
<MAX_RLC_SDU_Q_SIZE>4000</MAX_RLC_SDU_Q_SIZE>  
<RLC_SDU_Q_LWR_THRESH>2000</RLC_SDU_Q_LWR_THRESH>  
<RLC_SDU_Q_UPR_THRESH>2500</RLC_SDU_Q_UPR_THRESH>
```