

Plantform - 功能 #23

错误 # 11 (已关闭): yzrt_v1 发送打桩无输出

增加维测

2019-08-12 14:56 - 匿名用户

状态:	已关闭	开始日期:	2019-08-12
优先级:	立刻	计划完成日期:	
指派给:		% 完成:	90%
类别:		预期时间:	0.00 小时
目标版本:		耗时:	0.00 小时
问题归属:			
描述			
使用bar空间及dma传输，使x86可以读写fpga的模块内寄存器。			

历史记录

#1 - 2019-08-12 17:19 - 匿名用户

- 状态从 新建 变更为 进行中

#2 - 2019-08-12 17:19 - 匿名用户

- % 完成 从 0 变更为 60

#3 - 2019-08-14 09:52 - 匿名用户

- % 完成 从 60 变更为 90

bar部分及rf_interface的模块模板已经写完
顶层模块分发控制模块maintain_top已经写完，但是需要修改wr/rd的检测方式（检测上升沿）

#4 - 2019-08-14 18:15 - 匿名用户

维测已经写完，待验证

#5 - 2019-08-26 11:33 - 匿名用户

- 状态从 进行中 变更为 已解决

维测代码编写并合版本，另起项目进行维测验证。

#6 - 2019-09-17 12:08 - 高峰

- 状态从 已解决 变更为 已关闭

文件

维测接口方案.vsd	59 KB	2019-08-12	匿名用户
维测框架.jpg	34 KB	2019-08-12	匿名用户