

2.0基站产品化测试 - 错误 #2487

【同频组网特性】，边缘用户调度rb区间范围起始位置%3处理取值有问题，应该取pci，当前取的值是cell_id（1），导致每个基站的边缘起始rb均是%1计算的结果

2024-12-03 14:57 - 王 旭初

状态:	已解决	开始日期:	2024-12-03
优先级:	普通	计划完成日期:	
指派给:		% 完成:	0%
类别:		预期时间:	0.00 小时
目标版本:		耗时:	0.00 小时
问题归属:	DU	FPGA板卡类型:	
发现问题版本:	Rel_2.1.15P	CPU类型:	
目标解决问题版本:	Rel_2.1.16P		

描述	
如下图所示：	
PCI=71时，期望调度范围是[243,273],实际确是[213,243]	
ue[17017]	crntTime[645:10] puschTime[646:4] tbSz[1793] imcs[21] k2Index[1] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1710554] snr[16] snr[17017]
ue[17017]	crntTime[645:11] puschTime[646:5] tbSz[1793] imcs[21] k2Index[2] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1708761] snr[16] snr[17017]
ue[17017]	crntTime[645:12] puschTime[646:6] tbSz[1793] imcs[21] k2Index[2] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1706968] snr[16] snr[17017]
ue[17017]	crntTime[645:13] puschTime[646:7] tbSz[1793] imcs[21] k2Index[3] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1705175] snr[16] snr[17017]
ue[17017]	crntTime[645:14] puschTime[646:8] tbSz[1793] imcs[21] k2Index[4] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1703382] snr[16] snr[17017]
ue[17017]	crntTime[645:15] puschTime[646:9] tbSz[1793] imcs[21] k2Index[4] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1701589] snr[16] snr[17017]
ue[17017]	crntTime[645:19] puschTime[646:13] tbSz[1921] imcs[22] k2Index[0] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1750000] snr[16] snr[17017]
ue[17017]	crntTime[646:0] puschTime[646:14] tbSz[1921] imcs[22] k2Index[1] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1748079] snr[16] snr[17017]
ue[17017]	crntTime[646:1] puschTime[646:15] tbSz[1921] imcs[22] k2Index[2] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1746158] snr[16] snr[17017]
ue[17017]	crntTime[646:2] puschTime[646:16] tbSz[1921] imcs[22] k2Index[2] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1744237] snr[16] snr[17017]
ue[17017]	crntTime[646:3] puschTime[646:17] tbSz[1921] imcs[22] k2Index[3] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1742316] snr[16] snr[17017]
ue[17017]	crntTime[646:4] puschTime[646:18] tbSz[1921] imcs[22] k2Index[4] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1740395] snr[16] snr[17017]
ue[17017]	crntTime[646:5] puschTime[646:19] tbSz[1921] imcs[22] k2Index[4] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1738474] snr[16] snr[17017]
ue[17017]	crntTime[646:9] puschTime[647:3] tbSz[1921] imcs[22] k2Index[0] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1736553] snr[16] snr[17017]
ue[17017]	crntTime[646:10] puschTime[647:4] tbSz[1921] imcs[22] k2Index[1] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1734632] snr[16] snr[17017]
ue[17017]	crntTime[646:11] puschTime[647:5] tbSz[1921] imcs[22] k2Index[2] startsymb[0] symbnum[13] starttrb[213] rbnum[30] modorder[6] dmrsPortNum[1] portsBitMap[1] ulBo[1732711] snr[16] snr[17017]

历史记录

#1 - 2024-12-03 17:07 - 匿名用户

*计算小区专属干扰协调区时由cellID修改为pci

#2 - 2024-12-09 09:25 - 匿名用户

测试验证OK，边缘用户调度rb区间范围起始位置符合预期。

#3 - 2024-12-24 16:50 - 匿名用户

- 状态从 新建 变更为 转测试
- 指派给从 匿名用户 变更为 周立伟

#4 - 2024-12-25 09:35 - 周 立伟

- 指派给从 周立伟 变更为 王旭初

已落入16P_T1版本。

#5 - 2025-01-21 10:13 - 王旭初

- 状态从 转测试 变更为 已解决
- 指派给 已删除 (王旭初)

最新du包，问题已解决

文件

PCI=71.jpg	472 KB	2024-12-03	王旭初
------------	--------	------------	-----