

WI - 错误 #284

wi长时间运行，crc全错

2020-12-22 17:57 - 匿名用户

状态:	挂起	开始日期:	2020-12-22
优先级:	立刻	计划完成日期:	2021-01-27
指派给:		% 完成:	80%
类别:		预期时间:	0.00 小时
目标版本:		耗时:	6.00 小时
问题归属:			
描述			
现象:运行38分钟后crc全错，观察run.log，终端正常，基站出现last FHTX not done 分析认为描述符部分出现问题，需要x86配合定位			

历史记录

#1 - 2020-12-24 09:44 - 匿名用户

新增现象：CRC全错后，有某段时间CRC对1000或2000，持续很短。后续可能CRC全部为0；从x86基站采数发送，数据为空

#2 - 2020-12-28 10:50 - 匿名用户

抓取数据， ifft header iffo empty。
ue_map.cfg 4slt容易挂死， 8slt不容易挂死

#3 - 2021-01-12 09:46 - 匿名用户

- 描述 已更新。
- 计划完成日期 从 2020-12-25 变更为 2021-01-27
- 指派给 从 匿名用户 变更为 王 永伟
- % 完成 从 0 变更为 10

环境：
①硬件2.210
②FPGA版本工信部交付版本E1F_NR_V_1_5_1_T200422_XY，默认数字域内环
③平台版本 C:\git_repository\周仁泉\new_wi\wi_multi_ue1.2 (dev_multi_ue_1_2_pf)
哈希 e8cbe91296f3e797dbd11b5efb1c28eef2aef127

#4 - 2021-01-12 10:32 - 匿名用户

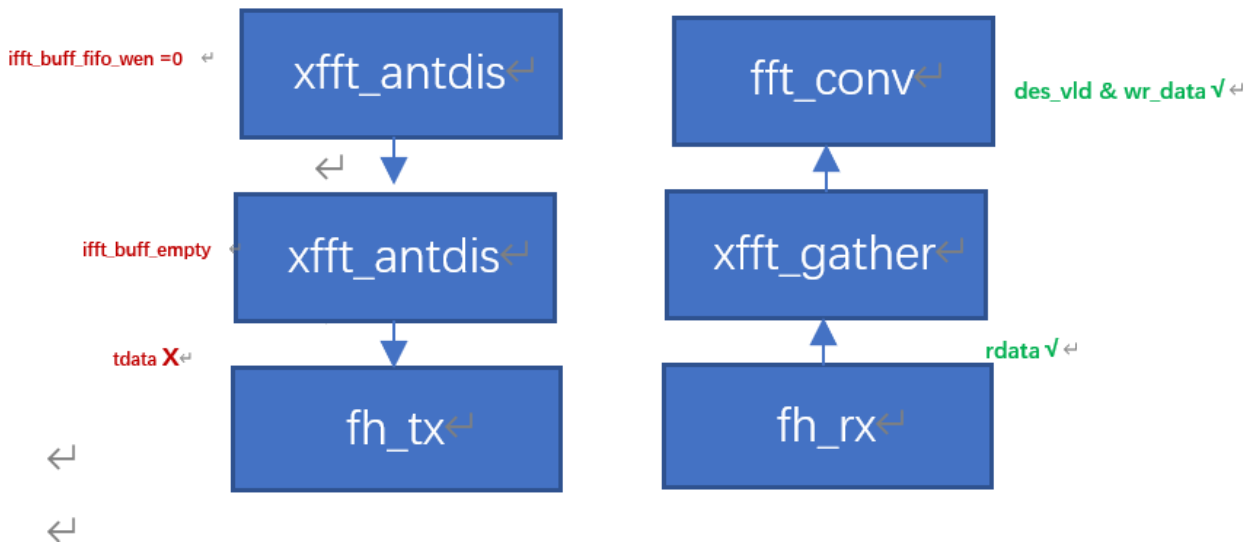
- 项目 从 混元 变更为 WI

#5 - 2021-01-12 11:55 - 匿名用户

- 文件 crc_wrong.png 已添加
- 文件 节点.png 已添加
- % 完成 从 10 变更为 20

补充现象：
①运行时间3.8min
②下行，fh tx无数据、ifft数据buff空、dma部分rc的数据类型没有ifft，只有fft
③上行，fh rx正常， dma部分fft conv 描述符正常

```
CRC Right: 4000 CRC Wrong: 0 L2:Tx/Rx_Stub[3993/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:800169, total_wrong:0,time_elapsed:3.6 min
CRC Right: 3999 CRC Wrong: 0 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:804168, total_wrong:0,time_elapsed:3.7 min
CRC Right: 4001 CRC Wrong: 0 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:808169, total_wrong:0,time_elapsed:3.7 min
CRC Right: 4000 CRC Wrong: 0 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:812169, total_wrong:0,time_elapsed:3.7 min
CRC Right: 4000 CRC Wrong: 0 L2:Tx/Rx_Stub[3993/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:816169, total_wrong:0,time_elapsed:3.7 min
CRC Right: 3999 CRC Wrong: 0 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:820168, total_wrong:0,time_elapsed:3.7 min
CRC Right: 4001 CRC Wrong: 0 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:824169, total_wrong:0,time_elapsed:3.7 min
CRC Right: 4000 CRC Wrong: 0 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:828169, total_wrong:0,time_elapsed:3.7 min
CRC Right: 4000 CRC Wrong: 0 L2:Tx/Rx_Stub[3993/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:832169, total_wrong:0,time_elapsed:3.8 min
CRC Right: 3999 CRC Wrong: 0 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:836168, total_wrong:0,time_elapsed:3.8 min
CRC Right: 4000 CRC Wrong: 0 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[7999] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:840168, total_wrong:0,time_elapsed:3.8 min
CRC Right: 1612 CRC Wrong: 2388 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8001] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:844168, total_wrong:2388,time_elapsed:3.8 min
CRC Right: 0 CRC Wrong: 4000 L2:Tx/Rx_Stub[3993/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:848168, total_wrong:6388,time_elapsed:3.8 min
CRC Right: 0 CRC Wrong: 4000 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:852168, total_wrong:10388,time_elapsed:3.8 min
CRC Right: 0 CRC Wrong: 4000 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:856168, total_wrong:14388,time_elapsed:3.9 min
CRC Right: 0 CRC Wrong: 4000 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:860168, total_wrong:18388,time_elapsed:3.9 min
CRC Right: 0 CRC Wrong: 4000 L2:Tx/Rx_Stub[3993/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:864168, total_wrong:22388,time_elapsed:3.9 min
CRC Right: 0 CRC Wrong: 4000 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:868168, total_wrong:26388,time_elapsed:3.9 min
CRC Right: 0 CRC Wrong: 4000 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:872168, total_wrong:30388,time_elapsed:3.9 min
CRC Right: 0 CRC Wrong: 4000 L2:Tx/Rx_Stub[3994/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:876168, total_wrong:34388,time_elapsed:3.9 min
CRC Right: 0 CRC Wrong: 4000 L2:Tx/Rx_Stub[3993/0]Tx/Rx_Traffic[0/0]ETH_REV/SND/ERR[0/0/0]PHY_Tx_Lst[0/0].Rx_Cnt[8000] Dac[0] avg peer-to-peer trans delay[0.000000]ms, total_cnt:880168, total_wrong:38388,time_elapsed:4.0 min
```



#6 - 2021-01-14 19:28 - 匿名用户

- 状态从新建变更为进行中

#7 - 2021-01-15 15:36 - 王永伟

- 文件 Lark20210115-153523.png 已添加

- % 完成从 20 变更为 80

```
// Ii³ã·çÊiËÿ*YAEËÖ·û°Ã
void data_trans(
    UserBufferList& send_buff,
    const SpecificBuffer* data_buff,
    const int& buff_cnt,
    const int& antas) {
    for (int i = 0; i < buff_cnt; ++i) {
        send_buff.buff_list[i].high_addr = HIGH_PHY_ADDR(data_buff[i].phy_addr);
        send_buff.buff_list[i].low_addr = LOW_PHY_ADDR(data_buff[i].phy_addr);
        send_buff.buff_list[i].byte_cnt = (PER_SYMBOL_DATA_LEN * antas + DESC_HEAD_LEN) * 4;
        //std::cout <<"data_trans" << std::dec << send_buff.buff_list[i].byte_cnt << std::endl;
        if(send_buff.buff_list[i].byte_cnt!=20512){
            LOG(LOG_SYS, INFO, "data_trans count=%d\n",send_buff.buff_list[i].byte_cnt);
        }
    }
    send_buff.buff_cnt = buff_cnt;
}
```

#8 - 2021-01-15 19:33 - 匿名用户

现象：

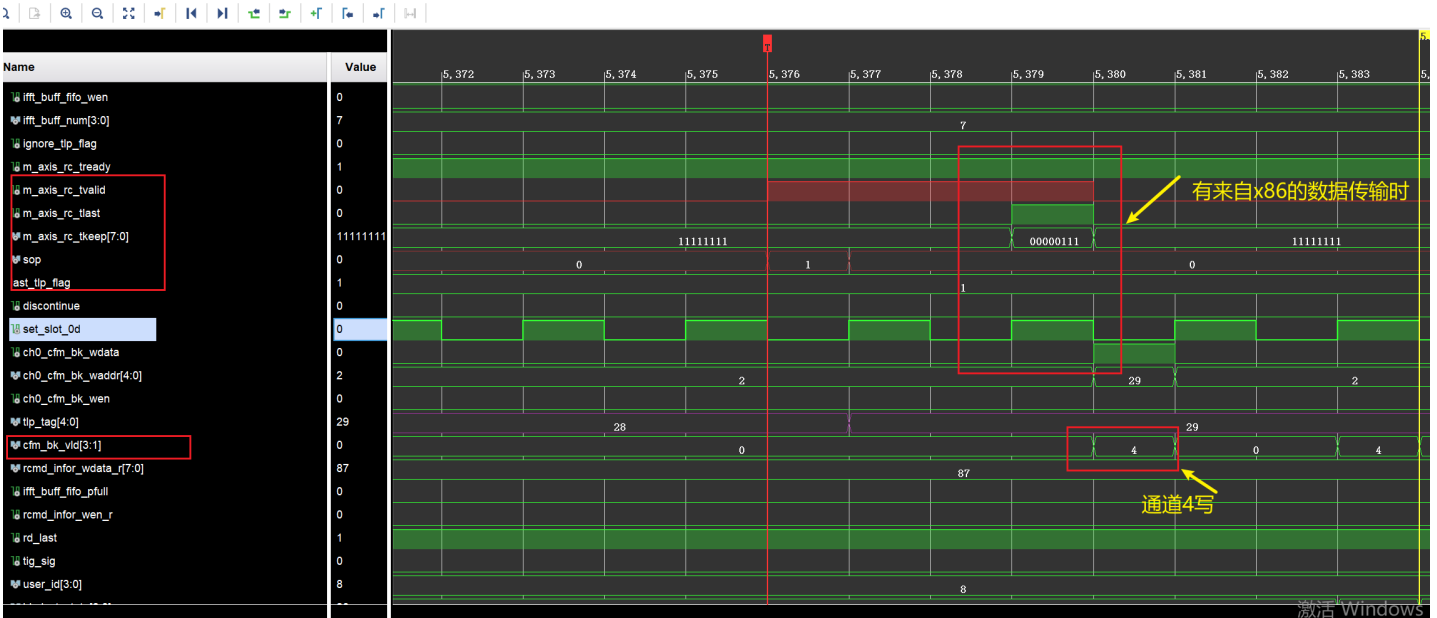
- ①@王永伟 CRC全错时，平台采数，认为数据已经传递给fpga
- ②FPGA下行，发现无ifft的rq信息上传，dn_ctrl的ifft模块，发现infor fifo为空

#9 - 2021-01-19 09:41 - 匿名用户

- 文件 未捕捉到ifft).png 已添加

现象：在rc处抓到，CRC错误时，下行的包只有描述符包，没有ifft的数据包,如下图（图中笔误，应当是通道3即1000写，通道0为ifft通道。且ifft dn_ctrl在等待rc的rcmd_cmpl

分析：目前看到x86无数据下来，需要讨论 是发了rq而无数据还是没发rq无数据



#10 - 2021-01-19 16:03 - 匿名用户

经过data_align_rx抓数，sfn无跳帧，fft对header及样点的读数正常，没有偏差

#11 - 2021-01-21 09:55 - 匿名用户

- 现象：
- ①重新插拔或更换2.210的pcie线，运行一段时间仍然CRC全错
 - ②2.245搭建环境，运行多次，没有出现CRC错。
 - ③两台的固件、dev、平台代码相同，cpu相同，主板不同

- 分析：
- ①疑似硬件接触问题
 - ②根据@杨晋 建议，应当建立触发点，对下行数据断流之前的数据，经ram缓存后打印出来，对比正常及出错数据

#12 - 2021-02-01 09:39 - 匿名用户

- 状态从进行中 变更为 挂起
- 指派给从王 永伟 变更为 匿名用户

目前无法定位，暂时挂起

文件

crc_wrong.png	170 KB	2021-01-12	匿名用户
节点.png	20.5 KB	2021-01-12	匿名用户
Lark20210115-153523.png	40.7 KB	2021-01-15	王 永伟
未捕捉到ifft).png	81.5 KB	2021-01-19	匿名用户