

状态:	已解决	开始日期:	2021-09-02
优先级:	普通	计划完成日期:	
指派给:		% 完成:	100%
类别:	测试	预期时间:	0.00 小时
目标版本:	YZR-NR-P v2.0.0	耗时:	0.00 小时
问题归属:			
描述			
690t的上电，TDD CM配置似乎不生效，进行确认并解决			
相关的问题:			
关联到 FPGA新板卡验证 - 错误 #615: CM通道配置异常，驱动配置流程卡住			已解决 2021-08-05

历史记录

#1 - 2021-09-02 18:13 - 匿名用户

- % 完成 从 0 变更为 50

现象1：发现ru版本号的回读时有时无
现象2：调测发现【ru读版本号的指令】未写到bar空间

问题确定：经德春高总定位，为IOCTL附近的MAGIC数字问题，导致内核态不对ru的写响应
解决：修改了MAGIC数字，正常回读版本，且不受sh脚本的影响

#2 - 2021-09-03 18:11 - 匿名用户

- 状态 从 新建 变更为 已解决
- % 完成 从 50 变更为 100

现象：配置tx频点导致ru接收通道挂死
解决：配置频点后，使用calibration跟204b的配置，验证可以接入。
分析：频点的pll操作可能导致204b失锁。

#3 - 2021-09-07 10:57 - 匿名用户

另外，发现配置间隔过短会导致部分配置丢失

经过测试，写入丢失是时间间隔过短引起。
ps函数执行时间：
a. 测试ps函数执行时间为2.1ms左右，
b. pll函数复位时间为25s左右
ps写完整流程测试：
a. 在ru的ps接口处测试，单次写的完整执行时间在100ms到1s内波动。
b. 去除打印及部分统计函数也没有改善

x86配置为每个cm写间隔1s钟

#4 - 2021-09-07 12:07 - 匿名用户

- 状态 从 已解决 变更为 进行中
- % 完成 从 100 变更为 90

新问题：发现最大时延存在6s的情况

#5 - 2021-09-08 16:38 - 匿名用户

- 文件 20210908_cm时延问题.png 已添加

x86的频点配置仍有丢失，但sh不会。经过时间比对，发现
sh本身带有11ms的配置延迟
x86的配置延迟小于1ms

所以丢失的原因仍然是x86的配置延迟过短。目前修改为10ms的间隔，配置是ok的。

1612376	10.3192064	x86 10ms
3222893	20.6265152	
4834185	30.938784	
6446439	41.2572096	
	0	
1796867	11.4999488	sh 无间隔
3586855	22.955872	
5489747	35.1343808	
7265591	46.4997824	
	0	
2101307	13.4483648	sh 1ms
4161525	26.63376	
6244289	39.9634496	
8217707	52.5933248	
	0	
	0	
208122	1.3319808	x86 1ms
410546	2.6274944	
843309	5.3971776	
843571	5.3988544	

#6 - 2021-09-08 16:38 - 匿名用户

- 状态 从 进行中 变更为 已解决

- % 完成 从 90 变更为 100

#7 - 2021-09-15 18:17 - 杨 晋

- 关联到 错误 #615: CM通道配置异常，驱动配置流程卡住 已添加

文件

20210908_cm时延问题.png	30.5 KB	2021-09-08	匿名用户
---------------------	---------	------------	------