

600/5800转频终端 & 5.8G PRU - 错误 #667

功能 # 591 (已解决): 转频电路上板测试
功能 # 638 (已解决): 7020工程搭建及测试

移植工程后收不到单音（或者单音失真）

2021-10-18 16:43 - 匿名用户

状态:	已解决	开始日期:	2021-10-18
优先级:	普通	计划完成日期:	
指派给:		% 完成:	100%
类别:	FPGA	预期时间:	0.00 小时
目标版本:		耗时:	0.00 小时
问题归属:			
描述			
①现象： 在61.44m及30.72m采样率下，均收不到单音			
②工程：使用ht7604_save_as，更换海泰及vsr的9361_if模块均无效			

历史记录

#1 - 2021-10-18 17:05 - 匿名用户

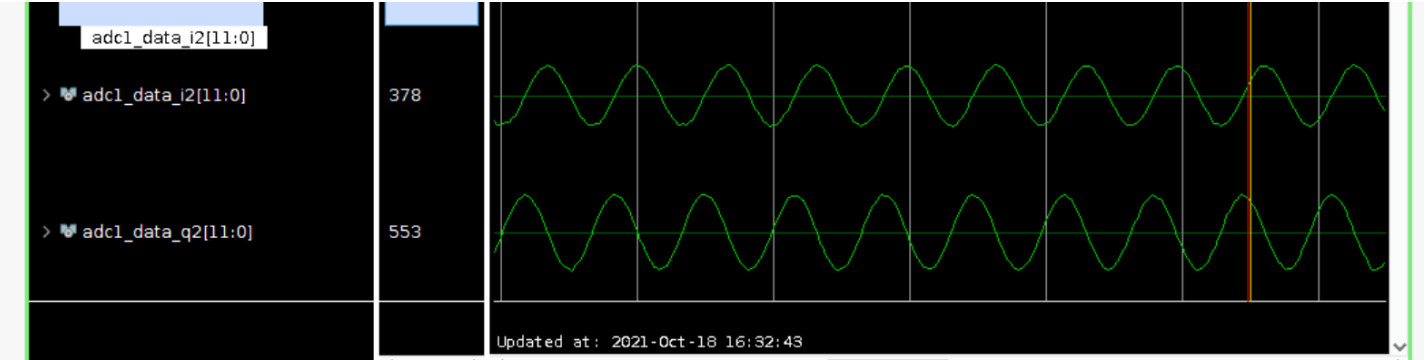
- 文件 飞书20211018-164756.png 已添加
- 状态 从 新建 变更为 已解决
- % 完成 从 0 变更为 100

分析：
根据威视锐及海泰的说法，问题在于rx_framer、rx_data、rx_data_clk的布线延迟不同

使用海泰的9361_if模块，调节ps ad9361设置中的rx_data_delay/rx_clk_delay，可以收到单音，结果如下

	data_delay	clk_delay
30.72m	0	0
61.44m	11	0

61.44m图形如下



#2 - 2021-10-18 18:48 - 高峰

- 主题 从 工程收不到单音 变更为 移植工程后收不到单音（或者单音失真）

文件

飞书20211018-164756.png	56.3 KB	2021-10-18	匿名用户
-----------------------	---------	------------	------