

600/5800转频终端 & 5.8G PRU - 功能 #680

功能 #591 (已解决): 转频电路板上板测试

测试ht5859性能及功能

2021-10-29 17:37 - 匿名用户

状态:	已解决	开始日期:	2021-10-29
优先级:	普通	计划完成日期:	
指派给:		% 完成:	100%
类别:	FPGA	预期时间:	0.00 小时
目标版本:		耗时:	0.00 小时
问题归属:			
描述			
测试功能			
时偏频偏调整、tdd切换位置 √			
版本《freq_conv_zc7020_T211011_ver4》			
测试基础性能见<TEC设计方案及用例> https://tea7cf22fe.feishu.cn/sheets/shtcnMwNOUECnLUwPlqg9xg0glc			
联调			

历史记录

#1 - 2021-11-01 09:43 - 匿名用户

- 文件 211101_b.jpg 已添加

- 文件 211101_a.jpg 已添加

+++++

上电配置发射接收挂死，推荐配置与测试配置如下：

测试工程：freq_conv_zc7020_T211011_ver5

A	D	C	D	E	F	G	H	I	J
	收发状态	BYPASS	BYPASS	LNA_EN	TX_EN	RX_EN	SNIFFER_LNA_EN	LO_EN	
	发射	0	1	1	1	0	0	1	
	接收	0	1	0	0	1	0	1	
	直通 (bypass)	1	0	1	hold(可不控)	hold(可不控)	0	1	

←

←

←	LNA_EN←	TX_EN←	RX_EN←	SNIFFER_LNA_EN←	← 结果←	←
设置 1← sdk 默认←	1←	0←	1←	1←	← ok←	←
设置 2← 推荐 接收←	0←	0←	1←	0←	← 一会 ila 挂死←	←
设置 3← 推荐 发射←	1←	1←	0←	0←	← err←	←
设置 3← snif 发射←	1←	1←	0←	1←	←  ←	←
设置 2← snif 1 接收←	0←	0←	1←	1←	← ok←	←

←

#2 - 2021-11-02 21:16 - 匿名用户
- % 完成 从 30 变更为 40

现象：TX_EN开启，时钟消失
测试：调整供电电流后，经过tec测试，收发均正常
结论：此问题由供电电流不足引起

#3 - 2021-11-02 21:17 - 匿名用户
TEC 收发切换时延测试完毕
待完成：
 基站工程增加10ms输出功能
 转频工程调整TDD模块开关

#4 - 2021-11-04 14:35 - 匿名用户
- 状态 从 新建 变更为 挂起

 基站工程增加10ms输出功能 已完成 见工程《E1F_NRB02_V_1_3_3_T210617_HarqGua_C3e》
 转频工程调整TDD模块开关 完成中，见工程《freq_conv_zc7020_T211011_ver5/》

#5 - 2021-11-11 20:51 - 匿名用户
- 状态 从 挂起 变更为 进行中
- % 完成 从 40 变更为 100

除TC202B时延补充测试，以及TC401联调外，其他均已测试完毕，见文档 <https://tea7cf22fe.feishu.cn/docs/doccn9iGnRN3jZelL7GYtk0mRgh#>
时延测试的记录见问题582

#6 - 2021-11-11 20:51 - 匿名用户
- 状态 从 进行中 变更为 已解决

文件			
211101_b.jpg	62.8 KB	2021-11-01	匿名用户
211101_a.jpg	46.8 KB	2021-11-01	匿名用户