

STE - 错误 #702

物理层初始化RU时卡死

2021-11-17 14:39 - guo hanlin

状态:	已解决	开始日期:	2021-11-17
优先级:	高	计划完成日期:	
指派给:		% 完成:	100%
类别:		预期时间:	0.00 小时
目标版本:		耗时:	0.00 小时
问题归属:		CPU类型:	

描述

物理层启动初始化时，卡死在频点配置或者RU配置处，RU挂死，断电重启RU恢复正常

```
set_eport_mac_for_src>port 0 mac addr=78563412ab90
set_chan_mac_for_des>port 0 mac addr=78563412ab90
[Dev2.0]: Start config RU

[Dev2.0]: Start config RU
RU version = e7211115
TDD mode config val: 0.
freq_config start
[Dev2.0]:TX_FREQ0: 36604200
[Dev2.0]:TX_FREQ1: 36604200
[Dev2.0]:RX_FREQ0: 36604200
[Dev2.0]:RX_FREQ1: 36604200
```

历史记录

#1 - 2021-11-17 17:30 - 匿名用户

- 文件 211117_b.png 已添加

- 文件 211117_a.png 已添加

- % 完成 从 0 变更为 80

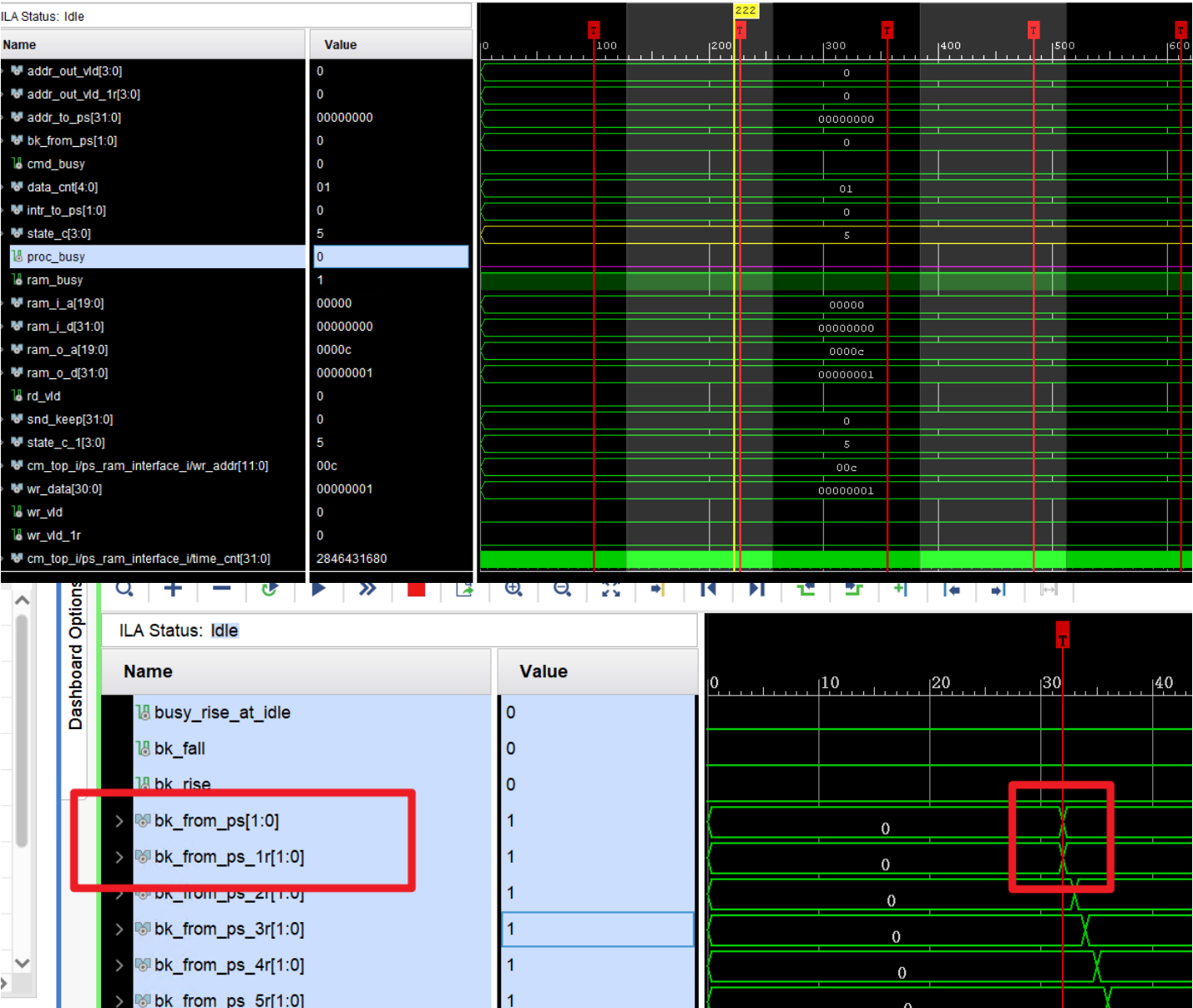
现象：

如下图1，FPGA ru ps_pl_interface模块，state_c为idle时，proc_busy拉高。状态异常。调整状态机后，出现state_c处于SEND_INTR(向ps发送中断)，无法跳转。

如下图2，测试发现 沿的判断可能出现时序问题

打拍修复

```
begin
    bk_from_ps_1r    <= bk_from_ps;
    bk_from_ps_2r    <= bk_from_ps_1r;
    bk_from_ps_3r    <= bk_from_ps_2r;
    bk_from_ps_4r    <= bk_from_ps_3r;
    bk_from_ps_5r    <= bk_from_ps_4r;
end
```



#2 - 2021-11-19 19:49 - 匿名用户

- 状态从 新建 变更为 已解决

- % 完成 从 80 变更为 100

文件

211117_b.png	55.8 KB	2021-11-17	匿名用户
211117_a.png	50.7 KB	2021-11-17	匿名用户