

【设计】验证9361通道配置频点的速度

2022-06-15 10:28 - 匿名用户

状态:	已解决	开始日期:	2022-06-15
优先级:	普通	计划完成日期:	
指派给:		% 完成:	100%
类别:	TEC	预期时间:	4.00 小时
目标版本:		耗时:	0.00 小时
问题归属:	FPGA		
描述			
背景：TEC带宽最大56M，不足LBT需求的100M，考虑9361 移动频点(-25 -> +25)，实现100m的采数			
需求：验证9361调整50M时钟的时间，预期5us内			

历史记录

#1 - 2022-06-21 12:31 - 匿名用户

- 状态从新建变更为已解决

- % 完成从0变更为100

经过验证，9361的普通时钟配置时间过长，需要到4ms级别；

需要使用fastlock功能解决频点快速配置问题