NR - 错误 #92

功能 # 84 (挂起): 上行同步功能开发

在板接收的同步信道slot40数据不正确

2020-04-16 17:02 - guo hanlin

状态:	已解决	开始日期:	2020-04-16
优先级:	高	计划完成日期:	2020-04-17
指派给:	zhang kongjun	% 完成:	100%
类别:		预期时间:	24.00 小时
目标版本:		耗时:	0.00 小时
问题归属:			
描述			
x86在sync_decomp处采到的slot40数据与使用接收侧pusch slot40数据进行matlab仿真后的结果比对不通过			

历史记录

#1 - 2020-04-16 17:03 - guo hanlin

- 状态从新建变更为进行中

#2 - 2020-04-16 19:43 - guo hanlin

每个slot发送的数据都是相同的，比较了初始捕获的42个slot发现只有slot40不一样，说明slot40上有同步信号

#3 - 2020-04-24 11:24 - guo hanlin

- 状态从进行中变更为已解决

- 指派给从 guo hanlin 变更为 zhang kongjun

FPGA没有配置AGC的参数，默认为0，即没有进行AGC操作，目前配置为固定值，外环测试时可能需要做修改，x86当前配置为 fpga_cfg_sync_zoom_in_out(nFpgald, 133);

#4 - 2021-02-25 16:16 - guo hanlin

- % 完成从0变更为100