

BA5000平台 - 问题

#	跟踪	状态	问题归属	优先级	主题	指派给	更新于
1153	错误	挂起	FPGA	低	3ru时，AU合并模块收到第3个ru的数据比第2个ru晚了几个子符号	杨 晋	2023-10-24 10:08
1032	错误	新建	FPGA	高	Fh demo跑1588+两RU版本，一段时间后出现没有rx		2023-02-07 18:48
791	错误	挂起	FPGA	普通	FX200 在fpga占用资源高时，eth ip输出时钟频率不对，出现RU连接不上	杨 晋	2023-10-24 10:09
713	任务	新建		普通	[AU] 上行256QAM FEC	杨 晋	2021-11-22 18:16
712	任务	新建		低	CPRI 接口功能开发	杨 晋	2021-11-22 18:15
711	任务	新建	DRV, FPGA	普通	[AU/RU] 高精度的时间同步(1588)	杨 晋	2022-07-04 12:08
710	任务	新建		普通	[AU] 多RU接收数据合并	杨 晋	2021-11-22 18:13
709	任务	新建		低	[AU/RU/Dev] 基站通过编译选项支持 2T2R/4T2R/4T4R	杨 晋	2021-11-22 18:12
708	任务	转测试	FPGA	高	[AU] 基站 AU同步到输入的PPS外部时钟上	杨 晋	2022-06-25 16:41