

600/5800转频终端 & 5.8G PRU

	2025-12					2026-1					2026-2					2026-3					2026-4					2026-5				
	49	50	51	52	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22				
女娲																														
600/5800转频终端 & 5.8G PRU	600/5800转频终端 & 5.8G PRU																													
y220示例工程无法打印串口																														
转频电路上板测试	已解决 100%																													
9361无时钟																														
data_align模块数据输出错误																														
时序违例多																														
基础打桩测试																														
rx采数范围内无数据																														
确认fpga内部计算结果																														
板块测试搜索峰值，但是峰值范围不符合[0,256]的定点数范围	已解决 0%																													
fpga采数位置不固定																														
频域信号质量差，匹配峰值很小问题	已解决 100%																													
频偏闭环																														
时偏闭环																														
测例测试																														
在板跟matlab计算的峰值不一致																														
7020工程搭建及测试																														
移植工程后收不到单音（或者单音失真）																														
测试ht5859性能及功能																														
ps 频偏补偿范围问题																														
3.6/5.8的频率与理论不符 及 发转收高时延																														
TEC rx pps同 基站tx pps有1us差距 (...)																														
转频联调测试																														
单天线无ssb等信号发出																														
TEC 5.8G 联调 -- 转频无法同步，频偏30k (...)																														
TEC 5.8G联调 -- 9371 5.8G (...)																														
基站收msg4 ---- phy挂死																														

<p>上行转频板数据中断</p> <p>上行质量问题导致无法接收msg3/msg4</p> <p>转频板 9435 高本振问题</p> <p>600M 转频链路优化</p> <p>phy底层打桩版本与高低本振正式版本 接入表现不一致</p> <p>600M tec测试通过</p> <p>preamble ID不匹配问题</p> <p>转频PA烧毁/LNA烧毁</p> <p>600M下行底噪问题</p> <p>确认转频所需的引脚及函数</p> <p>y220示例工程测试</p> <p>8路并行，fir动态加载，NcellID选择PSS和SSS序列功能完成</p> <p>y220接收底噪问题</p> <p>在板测试，相关峰值波动较大（100~250）</p> <p>基站与终端本振配置为非常接近（几十Hz），但算法测量值为3kHz左右</p> <p>计算相位补偿的频域偏移量</p> <p>7010工程3k频偏问题纠正</p> <p>转频硬件样例验证</p> <p>ADF4351等功能开发</p> <p>测试寄存器rx_rf_mode时busy一直拉高</p> <p>5.8G pru基础测试</p> <p>600M TEC测试准备工作</p> <p>600M TEC基础测试</p> <p>3.6G -> 5.8G转频链路增益不符合预期</p> <p>600M TEC & CPE组装联调</p> <p>tec ps配置</p> <p>5.8G pru 的转频输出ssb evm非常大</p> <p>tec可配置测试</p> <p>600M TEC ssb_demo 失步问题</p> <p>600m tec 2.0 转频失步</p> <p>tec tdd的2.5ms单周期等支持</p> <p>tec的频偏问题</p> <p>5.8G TEC增益问题</p> <p>【开发】TEC AD9361的AGC功能开发</p>	<p>新建 100%</p> <p>已解决 100%</p> <p>已解决 100%</p>
---	--

【开发】 5.8G、3.6G、600M pru同版本 【开发】 5.8Gtec增加部分功能 【开发】 600m tec v2.0 功能增加 【错误】 600m tecv2.0 导致卡在msg3 【设计】 验证9361通道配置频点的速度 【错误】 pru修改上电后，RF1/2锁定用时增长 【错误】 pru的远程升级crc错误 【错误】 pre3 的新pru固件问题 ad9361连续跳频随机挂死 通过dev配置频点后，概率性产生读取频点卡住的情况。 小区搜索 5.8G 转频终端捕获峰值问题 转频版flash ID串口打印	 新建 0% 新建 0%
---	--