

STE - 问题

#	跟踪	状态	问题归属	优先级	主题	指派给	更新于
735	错误	转测试		普通	FPGA1211出的版本在线加载后，第一次reboot测试，发现pss_conv模块输出head_fifo被写满，phy打印时隙号不匹配	杨 晋	2021-12-15 14:46
668	错误	挂起		普通	FPGA使用FH进行demo测试，概率性出现跑一会接收异常	杨 晋	2021-10-22 17:19